

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-027955

(43)Date of publication of application : 28.01.1997

(51)Int.Cl.

H04N 7/30  
H04N 5/208

(21)Application number : 07-174683

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 11.07.1995

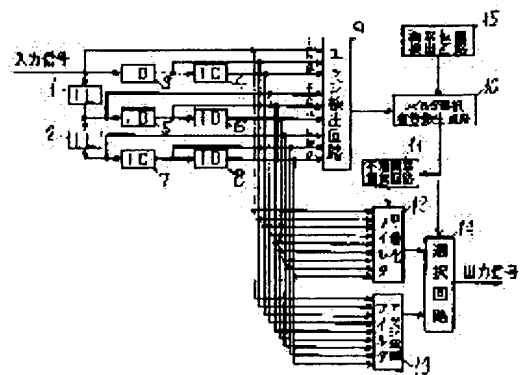
(72)Inventor : FUJIMURA FUMIO

## (54) IMAGE PROCESSING UNIT

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To attain sharp image processing without distortion by eliminating block distortion by smoothing processing and applying edge emphasis processing to an edge substantial to an image on a block border.

**SOLUTION:** A noted picture element and picture elements a-i in the vicinity of the noted picture element are obtained by 1-line delay circuits 1, 2 delaying an input signal and 1-picture element delay circuits 3, 4, 5, 6, 7, 8. An edge detection circuit 9 obtains a level difference between the noted picture element (e) and picture elements a-d, and f-i in the vicinity of the noted picture element. When all of level differences are smaller than the threshold level, a smoothing filter 12 is selected for the processing. When a level difference with respect to the picture elements in the vicinity of the noted picture element in a direction orthogonal to the block border exceeds the threshold level, the processing of selecting an edge emphasis filter 13 is conducted.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-27955

(43) 公開日 平成9年(1997)1月28日

(51) Int.Cl.<sup>8</sup>

H 0 4 N 7/30  
5/208

識別記号

庁内整理番号

F I

H 0 4 N 7/133  
5/208

技術表示箇所

Z

審査請求 未請求 請求項の数 1 O L (全 5 頁)

(21) 出願番号 特願平7-174683

(22) 出願日 平成7年(1995)7月11日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 藤村 文男

香川県高松市古新町8番地の1 松下寿電  
子工業株式会社内

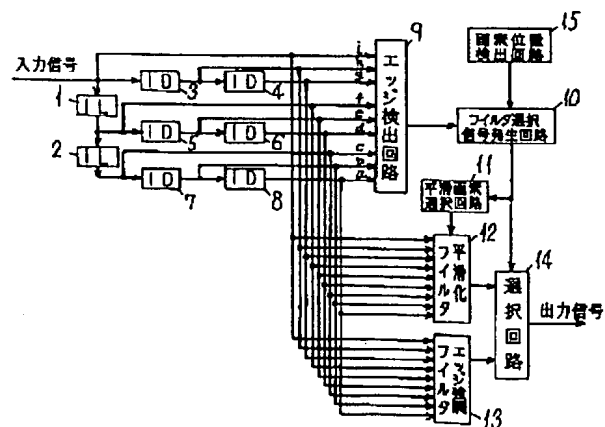
(74) 代理人 弁理士 滝本 智之 (外1名)

(54) 【発明の名称】 画像処理装置

(57) 【要約】

【目的】 ブロック歪に対しては平滑化処理により歪を除去し、ブロック境界上にある画像本来のエッジに対してはエッジ強調処理を施し、鮮鋭で歪のない画像処理を行う。

【構成】 入力信号を遅延させる1ライン遅延回路1, 2, 1画素遅延回路3, 4, 5, 6, 7, 8により注目画素とその近傍画素の画素値 $a \sim i$ を得る。注目画素を $e$ とし、その周囲の近傍画素 $a \sim d$ 及び $f \sim i$ とのレベル差をエッジ検出回路9で求める。レベル差の全てがしきい値より小さい場合は、平滑化フィルタ12を選択して処理する。ブロック境界に対して直交する方向にある近傍画素とのレベル差がしきい値をこえる場合は、エッジ強調フィルタ13を選択するなどの処理を行う。



BEST AVAILABLE COPY

## 【特許請求の範囲】

【請求項1】ブロック符号化された画像情報を復号化する画像処理装置において、ブロック境界に注目画素を設定した場合に、(1)その注目画素とその周囲の近傍画素との信号レベル差の絶対値の全てが、予め定められたしきい値より小さいときは平滑化処理を、(2)ブロック境界上の注目画素と、ブロック境界に対して直交する方向にある近傍画素とのレベル差がしきい値をこえるときはエッジ強調処理を、(3)それ以外の近傍画素との間でしきい値をこえるレベル差があるときは、注目画素とレベル差がしきい値より小さい画素との間で平滑化処理を行うようにしたことを特徴とする画像処理装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、ブロック単位で変換符号化された画像信号を復号化する画像処理装置に関するものであって、特に符号化により発生するブロック歪を除去すると共にエッジ強調を行う装置に関するものである。

## 【0002】

【従来の技術】従来、画像信号の符号化方式において、画像信号を複数のブロックに分割し、各ブロックについてDCT(離散コサイン変換)等で画像データを符号化するブロック符号化方式がよく用いられている。このようなブロック符号化方式では、隣接するブロック間に不連続なレベル差、いわゆるブロック歪が発生し、画質の低下を招いていた。

【0003】このブロック歪の除去のため、復号画像を画面全体にわたり平滑化する装置が提案されている。しかしながらこの装置では画面全体に対して処理を施すため画像本来がもつエッジデータまでもが平滑化され、鮮鋭度が低下するという問題があった。

【0004】そのためこのブロック歪を除去し、なおかつ原画像がもつエッジデータを保存する画像処理装置が提案されている。その装置は、ブロック境界の隣接画素についてブロック歪を検出し、ブロック歪がある場合に平滑化処理を行うエッジ保存型のブロック歪除去装置である。

【0005】またブロック境界においてローパスフィルタ、ブロック境界から離れた場所ではハイパスフィルタを作用させることにより、ブロック歪を除去するとともに、エッジを強調する装置も提案されている。

## 【0006】

【発明が解決しようとする課題】しかしながら従来の装置では、画像本来のエッジを保存する処理を行うか、またはブロック境界部においてローパスフィルタを作用させてブロック歪除去処理を施すことしかできないため、ブロック境界にエッジがある場合には境界のエッジを強調するような処理ができなかった。またハイパスフィルタにより画像の鮮鋭度を上げる処理を行っても、ブロッ

ク境界では処理ができないため、ブロック境界部と、ブロック境界外部でデータが不連続になるという課題を有していた。

【0007】そこで本発明は、ブロック境界部においてブロック歪に対しては平滑化処理によりブロック歪を除去し、ブロック境界上にある画像本来のエッジに対してはエッジ強調処理を施すことにより鮮鋭で歪のない画像処理を施すことを目的とする。

## 【0008】

【課題を解決するための手段】上記課題を解決するために本発明の画像処理装置は、ブロック境界に注目画素を設定した場合に、(1)その注目画素とその周囲の近傍画素との信号レベル差の絶対値の全てが、予め定められたしきい値より小さいときは平滑化処理を、(2)ブロック境界上の注目画素と、ブロック境界に対して直交する方向にある近傍画素とのレベル差がしきい値をこえるときはエッジ強調処理を、(3)それ以外の近傍画素との間でしきい値をこえるレベル差があるときは、注目画素とレベル差がしきい値より小さい画素との間で平滑化処理を行うようにしたものである。

## 【0009】

【作用】上記構成によれば、ブロック境界において画像本来がもつエッジに対してはエッジ強調処理を施し、ブロック歪に対してはブロック歪を除去することになり、鮮鋭で歪のない画像処理を実現できる。またブロック境界外部では従来と同じエッジ強調フィルタを作用させるようにすれば境界部でデータの連続性を保つことができる。

## 【0010】

【実施例】以下、本発明の画像処理装置の実施例について、図面を参照して具体的に説明する。図1は本発明の実施例における画像処理装置の構成を示すブロック図である。入力信号を遅延させる1ライン遅延回路1、2、1画素遅延回路3、4、5、6、7、8により注目画素とその近傍画素の画素値 $a, b, c, d, e, f, g, h, i$ を得る。画像データの水平方向をX座標、垂直方向をY座標とし、入力信号のXY座標を $(x+1, y+1)$ とすると、1ライン遅延回路1、2の出力値の座標は $(x+1, y), (x+1, y-1)$ 、1画素遅延回路3、4、5、6、7、8の出力値のXY座標はそれぞれ $(x, y+1), (x-1, y+1), (x, y), (x-1, y), (x, y-1), (x-1, y-1)$ となる。画素の座標と画素値の関係を図2に示す。

【0011】座標 $(x, y)$ の画素に注目し、この注目画素がブロック境界にある場合について述べる。注目画素がブロック境界にあるかどうかは画素位置検出回路15にて検出される。エッジ検出回路9では、注目画素とその周囲の近傍画素とのレベル差の絶対値を算出し、予め定めたしきい値と比較し、エッジの有無とエッジ位置情報をフィルタ選択信号発生回路10に送る。

10 フィルタ選択信号発生回路

11 平滑画素選択回路

12 平滑化フィルタ

13 エッジ強調フィルタ

14 選択回路

15 画素位置検出回路

16 ブロック境界

17 注目画素と近傍画素位置

18, 19, 20, 21, 22, 23, 24, 25, 2

6, 27, 28, 29, 30, 31, 32, 33, 34

乗算器

35, 36, 37, 38, 39, 40, 41, 42 セ  
レクタ

43 加算器

44 カウンタ

45 乗数計算器

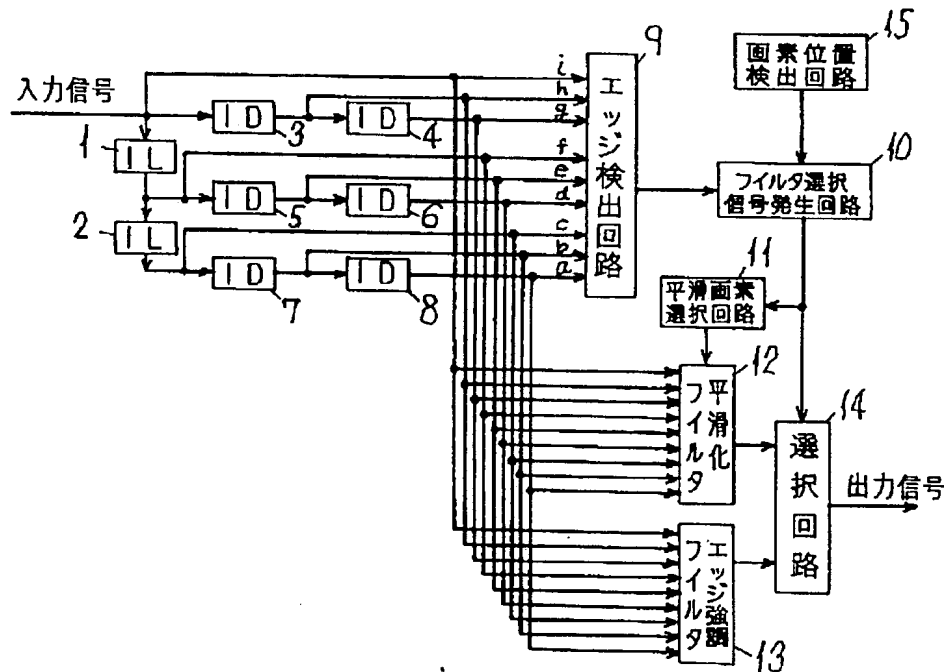
46 乗算器

47, 48, 49, 50, 51, 52, 53, 54, 5

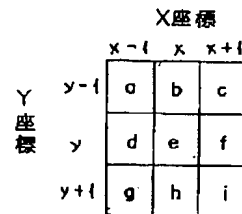
5 乗算器

56 加算器

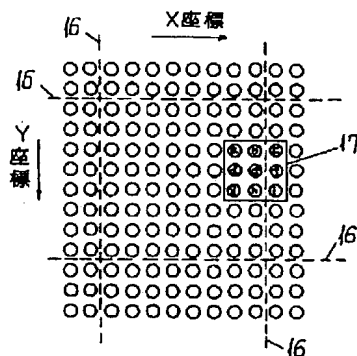
【図1】



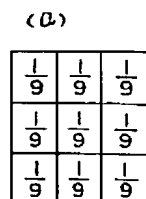
【図2】



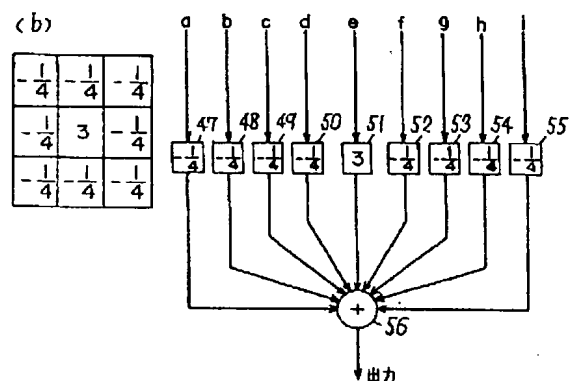
【図3】



【図4】



【図6】



【0012】フィルタ選択信号発生回路10では、しきい値をこえるエッジがない場合は平滑化フィルタ12を選択する信号を選択回路14に送る。しきい値をこえるレベル差が、ブロック境界に直交する方向の近傍画素との間にある場合はエッジ強調フィルタ13を選択する。またそれ以外の近傍画素との間でしきい値をこえるエッジがある場合は、平滑化フィルタ12を選択するが、その際、平滑画素選択回路11により、注目画素とエッジが発生していない画素群との平均をとるようにする。

【0013】以上の構成により、ブロック境界上に画像本来のエッジがある場合は、従来とは異なりエッジ強調を施すことが可能となり、またブロック歪が発生している場合にはエッジを保ちながら平滑化できるので鮮鋭度の低下を最小限にすることができる。

【0014】より具体的にフィルタの選択方法について以下に示す。図3は画素配列とブロック境界16の位置関係を表わしている。注目画素がブロック境界にある場合の注目画素とその近傍画素の位置は17で示されている。この場合X座標上のxとx+1との間にブロック境界があることになる。注目画素と近傍画素とのレベル差から平滑化フィルタまたはエッジ強調フィルタを選択するアルゴリズムは次のようになる。

【0015】まずエッジ検出回路9にて注目画素と近傍画素とのレベル差L1、L2、L3、L4、L5、L6、L7、L8を算出する。なおそれぞれのレベル差値は、

$$\begin{aligned} L1 &= |e - a|, \\ L2 &= |e - b|, \\ L3 &= |e - c|, \\ L4 &= |e - d|, \\ L5 &= |e - f|, \\ L6 &= |e - g|, \\ L7 &= |e - h|, \\ L8 &= |e - i|, \end{aligned}$$

となる。ここで注目画素と、ブロック境界に対して直交する方向にある近傍画素とのレベル差はL5となる。エッジかどうかを判断するしきい値をTとすると、レベル差としきい値Tとの関係からフィルタを次のようにして選択する。

(1)  $L5 \geq T$  ならばエッジ強調フィルタ。  
 (2)  $L5 < T$ 、かつ  $L1 < T$ 、かつ  $L2 < T$ 、かつ  $L3 < T$ 、かつ  $L4 < T$ 、かつ  $L6 < T$ 、かつ  $L7 < T$ 、かつ  $L8 < T$  ならば平滑化フィルタ。  
 (3)  $L5 < T$  かつ ( $L1 \geq T$ 、または  $L2 \geq T$ 、または  $L3 \geq T$ 、または  $L4 \geq T$ 、または  $L6 \geq T$ 、または  $L7 \geq T$ 、または  $L8 \geq T$ ) ならば平滑化フィルタ。ただしこの場合、しきい値Tをこえたレベル差がある画素を平滑化処理の計算に加えない。

【0016】以上の処理がフィルタ選択信号発生回路10でなされ、選択回路14にフィルタ選択信号が送られ

る。上記(3)の場合は、平滑化する画素を平滑画素選択回路11で選択し、平滑化フィルタに対して重みづけを行う。注目画素がブロック境界にない場合、フィルタ選択信号発生回路10はエッジ強調フィルタ13を選択しエッジを強調する。

【0017】上記の平滑化フィルタ、エッジ強調フィルタの回路構成について具体的に説明する。図4(a)にすべての画素選択した場合の平滑化フィルタ12、図4(b)にエッジ強調フィルタ13の構成例を示す。また平滑化フィルタ12の回路構成を図5、エッジ強調フィルタ13の回路構成を図6に示す。

【0018】平滑化フィルタ12では図5に示すように、平滑画素選択信号により選択された平滑化を行なう画素に対しては図4(a)に示す係数を乗算する乗算器18、20、22、24、26、27、29、31、33をセレクト35、36、37、38、39、40、41、42で選択し、エッジがあり選択されなかった画素には0を乗算する乗算器19、21、23、25、28、30、32、34をセレクトで選択する。乗算された信号は加算器43で加算される。平滑画素の選択数によりゲインを調整する必要があるため、選択された画素数をカウンタ44でカウントし、ゲイン調整量を乗数計算器45にて計算し、乗算器46でゲイン調整を行なう。

【0019】エッジ強調フィルタ13では図6に示すように、入力画素信号に対して図4(b)に示す係数を乗算器47、48、49、50、51、52、53、54、55で乗算し、加算器56で加算する。

【0020】

【発明の効果】以上のように本発明によれば、ブロック境界においてブロック歪に関係しない画像本来がもつエッジに対してはエッジ強調処理を施し、ブロック歪に対しては平滑化によりブロック歪を除去することになり、鮮鋭で歪のない画像処理を実現できる。またブロック境界外部では前記と同じエッジ強調処理を施すので境界部でデータの連続性が保たれる。

【図面の簡単な説明】

【図1】本発明の実施例における画像処理装置を示すブロック図

【図2】同実施例における画素値と座標を示す図

【図3】同実施例における画素配置とブロック境界、参照画素群の位置を示す図

【図4】同実施例における平滑化フィルタ及びエッジ強調フィルタの構成図

【図5】同実施例における平滑化フィルタ回路図

【図6】同実施例におけるエッジ強調フィルタ回路図

【符号の説明】

1, 2 1ライン遅延回路

3, 4, 5, 6, 7, 8 1画素遅延回路

9 エッジ検出回路

【図5】

